

Mикросхема K500ИВ165 имеет восемь входных линий D0 — D7 и трехразрядный выход Q2, Q1, Q0. Четвертый выход Q3 — контрольный. Прибор осуществляет приоритетное кодирование номера входной линии в двоичную форму. Наивысший приоритет у линии D0. С возрастанием номера линии приоритет последовательно снижается. При поступлении сигналов высокого логического уровня одновременно на несколько входов выходной двоичный код будет соответствовать номеру входа с наибольшим приоритетом, остальные входные сигналы игнорируются. Так, если на нулевой вход D0 поступил сигнал с уровнем 1, то независимо от того, какими сигналами возбуждены остальные входы, на выходах Q3 — Q0 сформируется код 1000. С «единичным» уровнем на входе D1 (если на нулевом входе сигнал отсутствует) на выходе будет 1001 и т. д. При 001XXXX на D0 — D7 (знак X означает любое состояние высокого или низкого уровня напряжения) сформируется код 1010 на выходах Q3, Q2, Q1, Q0. Остальные соотношения: 0001XXX — 1011, 0001XXX — 1100, 000001XX — 1101, 000001X — 1110, 00000001 — 1111, 00000000 — 0000.

Приоритетное кодирование осуществляется только при наличии низкого логического уровня напряжения на стро-

микросхему поступает сигнал низкого логического уровня по линии $\bar{D}7$ с самым высоким приоритетом, то независимо от логических состояний остальных информационных входов шифратор закодирует (в двоичном коде) номер седьмой линии и выдаст его на выходных адресных выводах, то есть на $\bar{A}2$, $\bar{A}1$, $\bar{A}0$ устанавливаются состояния 000 (активными сигналами считаются низкие логические уровни, а это и будет число 7). Если на линии $\bar{D}7$ стабильно установить уровень логической единицы, то высший приоритет переходит к входу $\bar{D}6$, и тогда микросхема будет воспринимать приход активного сигнала по этой линии и кодировать его на выходе, а остальные информационные сигналы данный шифратор проигнорирует. Далее зашипем другие возможные ситуации и соответствующие им логические состояния на входах $\bar{D}0$ — $\bar{D}7$ и выходах $\bar{A}2$, $\bar{A}1$, $\bar{A}0$: XXXXXX01 — 001 (Х — означает любое логическое состояние высокого или низкого логического уровня напряжения), XXXXX011 — 010, XXXX0111 — 011, XXX01111 — 100, XX011111 — 101, X0111111 — 110, 01111111 — 111.

Если на информационных выводах активных сигналов нет, то есть запросы на связь с ЭВМ отсутствуют, то на $\bar{A}2$, $\bar{A}1$, $\bar{A}0$ устанавливается код 111,

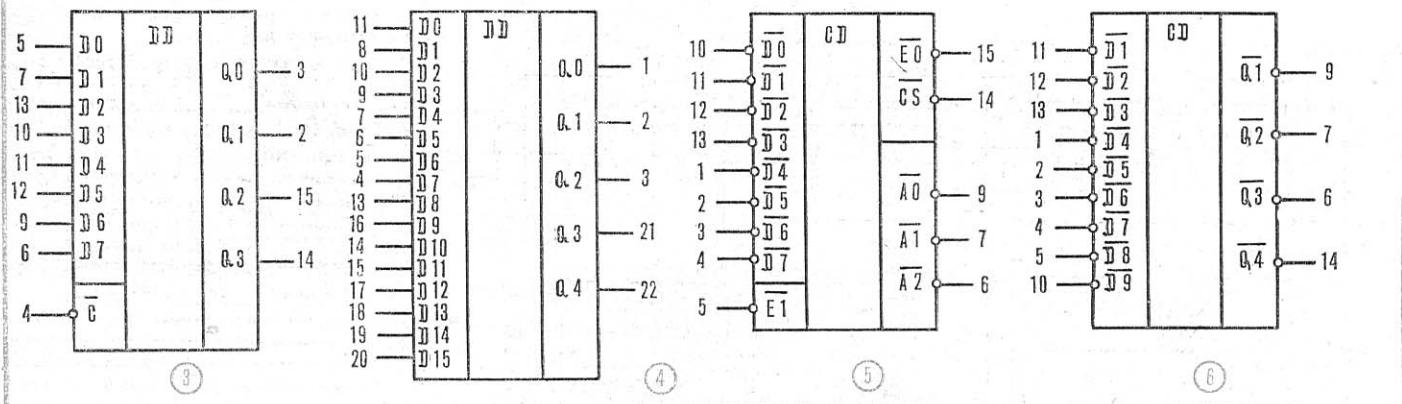


ШИФРАТОРЫ

(Окончание. Начало в № 1 за 1988 год)

ия отсутствуют, выходы Q0 — Q4 находятся в «нулевом» состоянии. Входной комбинации 1000000000000000 соответствует код 00001 на выходе и далее: 0100000000000000 — 00011, 0010000000000000 — 00101 вплоть до соотношения 0000000000000001 — 11111.

Микросхемы K555ИВ1 изготавливаются на базе транзисторно-транзисторных логических схем с диодами Шоттки по планарно-эпитаксиальной технологии и выполняют функцию шифратора приоритетов; служат для преобразования сигналов, поступающих по восьми информационным каналам, в 3-разрядный



бирующим входе С. При подаче на него уровня логической единицы происходит запоминание предыдущего результата.

Микросхема КР501ИВ1 выполняет функцию шифратора сигналов, поступающих по одному из 16 каналов, в 5-разрядный код. Это означает, что каждому сигналу, поступающему на один из входов D0 — D15, соответствует определенный код, который формируется на выходах Q0 — Q4. Если на входах сигналы высокого логического уров-

двоичный код. Для подключения информационных каналов имеются 8 входов $\bar{D}0$ — $\bar{D}7$ с наивысшим приоритетом у $\bar{D}7$. С уменьшением входного номера приоритет последовательно убывает. Преобразованный двоичный код снимается с выходов $\bar{A}0$ — $\bar{A}2$. Кодирование входного сигнала с учетом приоритета осуществляется при установлении низкого логического уровня на входе управления $E1$. Активным входным сигналом на $\bar{D}0$ — $\bar{D}7$ является уровень логического нуля. Таким образом, если на

а на контрольных выходах CS, E0 формируются уровни 10. Когда на управляющем входе $E1$ присутствует высокий логический уровень, микросхема запрещает прием любого сигнала по всем восьми информационным линиям. На адресных выходах в этом случае устанавливаются высокие логические уровни напряжения, а на контрольных выходах CS и E0 формируются уровни логических единиц.

Назначение выводов и порядок функционирования микросхемы K555ИВ2

Тип прибора	Выполняемая функция	Технология	U_p , В	$I_{\text{пот.}}$, мА	$I_{\text{вх.}}$, мА	$I_{\text{вх.}}$, мА	$U_{\text{вых.}}$, В	$U_{\text{вых.}}$, В	$t_{\text{зд.}}$, нс	$T_{\text{окр.}}$, °C	Обозначение	Вывод « U_p »	Общий вывод	Корпус
K500ИВ165 K500ИВ165 K100ИВ165	Кодирующий элемент с приоритетом	ЭСЛ	-5,2 -5,2 -5,2	140 140 140	0,5 0,5 0,5	200 200 245	-1,8 -1,8 -1,6	-0,9 -0,9 -0,9	18 18 12	-10...+75 -45...+120 -10...+75	3	8 8 8	1 и 16 1 и 16 1 и 16	I
KP501ИВ1 KP501ИВ1П	Шифратор сигналов 16 линий в 5-разрядный код	КМОП	-12 (-27) -12 (-27)	4,8 — 4,8	— — —	1,8 —1 1,8	-1 —1 —1	-9,5 —9,5 —9,5	3000 3000	-45...+70 -45...+70	4	24 и 23 24 и 23	12 12	II
K555ИВ1 KM555ИВ1	Приоритетный шифратор входных сигналов	ТТЛШ	5 5	20 20	-800 -800	40 40	0,4 0,4	2,5 2,5	20 20	-10...+70 -45...+35	5	16 16	8 8	III
K555ИВ2	Приоритетный шифратор входных сигналов с тремя состояниями на выходе	ТТЛШ	5	25	-800	40	0,4	2,4	20	-10...+70	5	16	8	IV
K555ИВ3 KM555ИВ3	Шифратор приоритетов	ТТЛШ ТТЛШ	5 5	20 20	-400 -400	20 20	0,4 0,4	2,5 2,4	18 18	-10...+70 -45...+85	6	16 16	8 8	I
K1002ПР1	Клавиатурный шифратор	КМОП	5	0,1	0,05	0,05	0,8	4,2	500	-10...+70	—	—	—	—

В ТАБЛИЦЕ ПРИМЕНЕНЫ
УСЛОВНЫЕ ОБОЗНАЧЕНИЯ:

U_p — напряжение питания,
 $I_{\text{пот.}}$ — ток потребления,
 $I_{\text{вх.}}$ — входной ток логического 0.

$I_{\text{вх.}}$ — входной ток логической 1,
 $U_{\text{вых.}}$ — выходное напряжение логического 0,

$U_{\text{вых.}}$ — выходное напряжение логической 1,

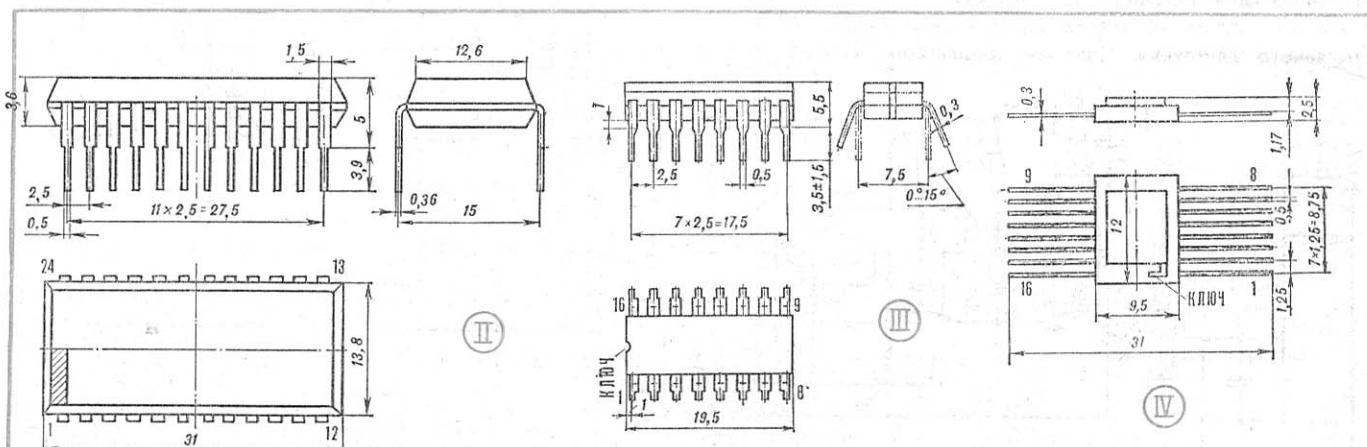
$t_{\text{зд.}}$ — среднее время задержки распространения сигнала,

$T_{\text{окр.}}$ — допустимый интервал окружающей температуры,
() — напряжение смещения $U_{\text{см}}$.

такие же, как и у K555ИВ1. Отличие лишь в том, что адресные выходы МС K555ИВ2 могут находиться в трех состояниях. Первые два нам известны — это состояния логического нуля и логической единицы. Третье состояние — высокого импеданса, то есть очень большого внутреннего сопротивления выходных цепей, что эквивалентно обрыву

приоритетов для девяти информационных линий связи, подключаемых к входам D_1 — D_9 . Наивысший приоритет присвоен входу D_9 , самый низкий у D_1 . Активным сигналом для этой микросхемы является низкий логический уровень напряжения. Номер информационной линии, являющейся в данный момент самой приоритетной, преобразовывается

функцию клавиатурного шифратора и предназначена для преобразования в двоичный код позиционного кода клавиши при ее нажатии. Прибор имеет очень сложную структуру и чрезвычайно высокую плотность упаковки элементов. По этим признакам он отнесен к новому направлению микроэлектроники — большим интегральным схемам (БИС).



выходных адресных выводов микросхемы.

В том случае, когда на входах E_1 , D_0 — D_7 устанавливается логическое состояние 01111111, на выходах A_2 , A_1 , A_0 , CS , E_0 формируется ZZZ10 (Z означает состояние высокого импеданса), а если на входе будет 1XXXXXXX, то на выходе образуется ZZZ11.

Прибор K555ИВ3 — шифратор прио-

тируетом в двоичный код, который формируется на выходах Q_4 — Q_1 . Запишем ряд соответствий входных и выходных сигналов для этой микросхемы: XXXXXXXX — 0110; XXXXXX01 0111, XXXXXX011 — 1000, XXXXX0111 — 1001, XXXX01111 — 1010, XXX011111 — 1011, XX0111111 — 1100, X01111111 — 1101, 01111111 — 1110.

Микросхема K1002PR1 выполняет

Данная БИС на кристалле размером $4 \times 4,9$ мм² содержит 2700 транзисторов, ширина электрических шин разводки составляет около 10 мкм, а расстояние между шинами — 4 мкм. В состав схемы входит 16 различных устройств, в числе которых имеются счетчики, регистры, коммутаторы и элементы памяти. БИС выпускается в 42-выводном корпусе.

А. ЮШИН